

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-308175

(43)Date of publication of application : 02.11.2001

(51)Int.CI.

H01L 21/768  
H01L 21/28  
H01L 21/3065

(21)Application number : 2000-120337

(71)Applicant : NEC CORP

(22)Date of filing : 21.04.2000

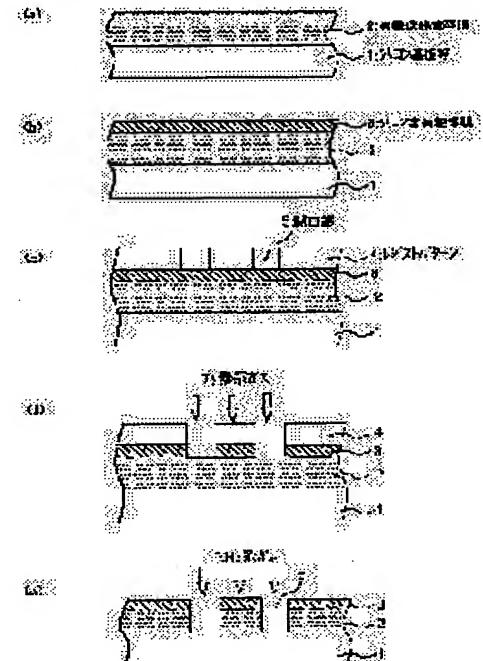
(72)Inventor : NANBU HIDETAKA

## (54) SEMICONDUCTOR DEVICE AND METHOD FOR ITS MANUFACTURE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device and a method for its manufacturing by which no bowing is formed at the cross section of a via hole formed in the organic low-permittivity film, no lack of edges of an insulating film containing silicon used as an etching mask of the organic low-permittivity is generated and an organic low-permittivity film can be accurately etched.

**SOLUTION:** A resist pattern 4 having a specified diameter of opening is formed in an interlayer insulating film formed of an organic low-permittivity film 2 and an insulating film 3 containing silicon resistant to NH<sub>3</sub> base gas, the insulating film containing silicon is dry etched through the mask of the resist pattern and the organic low-permittivity film is etched by dry etching by using NH<sub>3</sub> or gas containing NH<sub>3</sub> through the etching mask of the insulating film containing silicon to accurately form an opening 5 exhibiting a high aspect ratio and whose cross section is approximately vertical.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-308175

(P2001-308175A)

(43)公開日 平成13年11月2日 (2001.11.2)

(51)Int.Cl.  
H 01 L 21/768  
21/28

識別記号

21/3065

F I  
H 01 L 21/28  
21/90  
21/302  
21/90

テマコト\*(参考)  
M 4 M 1 0 4  
F 5 F 0 0 4  
S 5 F 0 3 3  
F  
P

審査請求 未請求 請求項の数12 O L (全 9 頁)

(21)出願番号 特願2000-120337(P2000-120337)

(22)出願日 平成12年4月21日 (2000.4.21)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 南部 英高

東京都港区芝五丁目7番1号 日本電気株  
式会社内

(74)代理人 100114672

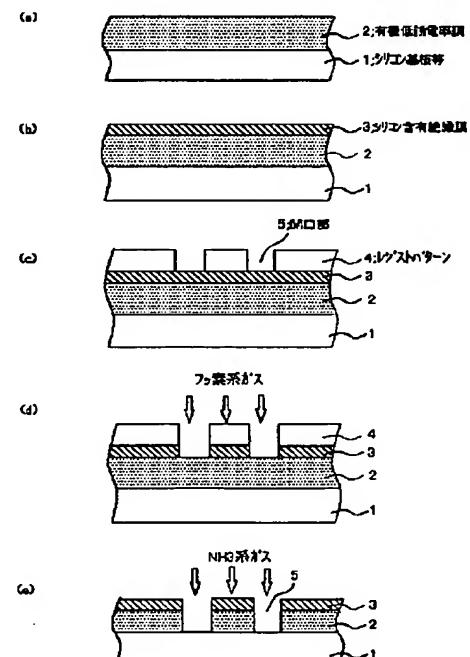
弁理士 宮本 恵司

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】有機低誘電率膜に形成するピアホールの断面がボーリング形状になったり、有機低誘電率膜のエッチングマスクとして用いるシリコン含有絶縁膜が肩落ちすることなく、有機低誘電率膜を精度よくエッチングすることができる半導体装置及びその製造方法の提供。

【解決手段】有機低誘電率膜(図1の2)とNH<sub>3</sub>系ガスに耐性のあるシリコン含有絶縁膜(図1の3)とで構成される層間絶縁膜上に所定の開口径を有するレジストパターン(図1の4)を形成し、レジストパターンをマスクとしてシリコン含有絶縁膜をドライエッチングした後、シリコン含有絶縁膜をエッチングマスクとしてNH<sub>3</sub>又はNH<sub>2</sub>を含むガスを用いたドライエッチングにより有機低誘電率膜のエッチングを行い、アスペクト比が大きく略垂直な断面形状の開口部(図1の5)を精度よく形成する。



## 【特許請求の範囲】

【請求項1】有機低誘電率膜からなる層間絶縁膜のエッティングをNH<sub>3</sub>又はNH<sub>2</sub>を含むガスを用いて行うことを特徴とする絶縁膜のエッティング方法。

【請求項2】有機低誘電率膜とその上層に形成するシリコン含有絶縁膜とで構成される層間絶縁膜上にレジストパターンを形成し、該レジストパターンをマスクとして前記シリコン含有絶縁膜をエッティングした後、前記シリコン含有絶縁膜をマスクとして前記有機低誘電率膜のエッティングを行う絶縁膜のエッティング方法であって、前記有機低誘電率膜のエッティングをNH<sub>3</sub>又はNH<sub>2</sub>を含むガスを用いて行い、前記有機低誘電率膜のエッティングに際して前記レジストパターンを同時に除去することを特徴とする絶縁膜のエッティング方法。

【請求項3】前記シリコン含有絶縁膜が、SiO<sub>2</sub>、SiN、SiC、SiOF、有機SOG、無機多孔質膜又は無機低誘電率膜のいずれかを含む請求項2記載の絶縁膜のエッティング方法。

【請求項4】前記NH<sub>3</sub>を含むガスが、NH<sub>3</sub>にN<sub>2</sub>、H<sub>2</sub>、O<sub>2</sub>の少なくともいずれかを混合したガスであることを特徴とする請求項1乃至3のいずれか一に記載の絶縁膜のエッティング方法。

【請求項5】前記有機低誘電率膜が、シリコン非含有の有機膜、炭化水素系の有機低誘電率膜、芳香族系の有機低誘電率膜又はフッ素含有樹脂膜のいずれかを含むことを特徴とする請求項1乃至4のいずれか一に記載の絶縁膜のエッティング方法。

【請求項6】半導体基板の上層に有機低誘電率膜を所定の膜厚で形成する工程と、前記有機低誘電率膜上にシリコン含有絶縁膜を堆積する工程と、前記シリコン含有絶縁膜上に所定の開口を有するレジストパターンを形成する工程と、前記レジストパターンをマスクとしてフッ素系のガスを用いたドライエッティングにより前記シリコン含有絶縁膜をエッティングする工程と、前記シリコン含有絶縁膜をマスクとして前記有機低誘電率膜をエッティングして所定の形状の貫通孔を形成する工程と、前記貫通孔内部にバリアメタルと金属膜とを埋設する工程と、を少なくとも有する多層配線構造の半導体装置の製造方法において、前記有機低誘電率膜のエッティングを、NH<sub>3</sub>又はNH<sub>2</sub>を含むガスを用いて行い、前記有機低誘電率膜のエッティングに際して前記レジストパターンを同時に除去することを特徴とする半導体装置の製造方法。

【請求項7】前記NH<sub>3</sub>を含むガスが、NH<sub>3</sub>にN<sub>2</sub>、H<sub>2</sub>、O<sub>2</sub>の少なくともいずれかを混合したガスであることを特徴とする請求項6記載の半導体装置の製造方法。

【請求項8】前記有機低誘電率膜が、シリコン非含有の有機膜、炭化水素系の有機低誘電率膜、芳香族系の有機低誘電率膜又はフッ素含有樹脂膜のいずれかを含み、前記シリコン含有絶縁膜が、SiO<sub>2</sub>、SiN、SiC

C、SiOF、有機SOG、無機多孔質膜又は無機低誘電率膜のいずれかを含む請求項6又は7に記載の半導体装置の製造方法。

【請求項9】基板上層に所定の膜厚の有機低誘電率膜とNH<sub>3</sub>系ガスに耐性のあるシリコン含有絶縁膜とで構成される層間絶縁膜を有し、該層間絶縁層に所定の形状の貫通を備え、前記貫通孔内部にバリアメタルと金属膜とが埋設された配線層を少なくとも有する多層配線構造の半導体装置であって、

10 前記有機低誘電率膜に設けられた貫通孔が、NH<sub>3</sub>又はNH<sub>2</sub>を含むガスを用いたドライエッティングにより形成された所定の値以上のアスペクト比を有する貫通孔であることを特徴とする半導体装置。

【請求項10】前記NH<sub>3</sub>を含むガスが、NH<sub>3</sub>にN<sub>2</sub>、H<sub>2</sub>、O<sub>2</sub>の少なくともいずれかを混合したガスであることを特徴とする請求項9記載の半導体装置。

【請求項11】前記有機低誘電率膜が、シリコン非含有の有機膜、炭化水素系の有機低誘電率膜、芳香族系の有機低誘電率膜又はフッ素含有樹脂膜のいずれかを含み、

20 前記シリコン含有絶縁膜が、SiO<sub>2</sub>、SiN、SiC、SiOF、有機SOG、無機多孔質膜又は無機低誘電率膜のいずれかを含むことを特徴とする請求項9又は10に記載の半導体装置。

【請求項12】前記シリコン含有絶縁膜の膜厚が0.3μm以下、前記有機低誘電率膜の膜厚が0.1μm以上であり、前記貫通孔のアスペクト比が1.5以上であることを特徴とする請求項9乃至11のいずれか一に記載の半導体装置。

【発明の詳細な説明】

30 【0001】

【発明の属する技術分野】本発明は、半導体装置及びその製造方法に関し、特に、有機低誘電率膜をエッティングして形成したピアホール及び溝を含む半導体装置及びその製造方法に関する。

【0002】

【従来の技術】近年の半導体装置の高集積化及びチップサイズの縮小化に伴い、配線の微細化及び多層配線化が進められている。LSI等の多層配線構造の半導体装置では、多層配線中の配線が近接してくると配線パターン間の寄生容量による配線遅延の問題が発生する。そこで、配線遅延を改善するために配線抵抗及び配線容量の低減が重要な課題となってきた。

【0003】配線容量の低減を図る方法として、層間絶縁膜を構成する絶縁膜として、従来から使われているSiO<sub>2</sub>系の絶縁膜の代わりに炭化水素系有機材料やフルオロカーボン系有機材料などの誘電率の低い材料を用いる方法が検討されている。これらの材料の誘電率は一般的に2.0~2.5程度であり、従来のSiO<sub>2</sub>系の絶縁膜と比較すると40%程度誘電率を低くすることができる。また、配線抵抗を低減する方法として、従来用い

50

られていたアルミニウム配線の代わりに抵抗の低い銅配線が用いられるようになってきている。

【0004】このような材料を用いて多層配線構造を形成する場合、銅のエッチングが困難であることから多層配線プロセスが採用される（特開平9-55429号公報、特開平11-274121号公報、特開2000-77409号公報等）。ここで、多層配線プロセスの概略について図2及び図3を参照して説明すると、まず、シリコン基板1上に誘電率の低い有機系の低誘電率膜6aとシリコン酸化膜等のシリコン含有絶縁膜7aとを形成し、フォトリソグラフィ及びドライエッティング技術を用いてこれらの絶縁膜6a、7aを貫通する配線溝9を形成する。その後、配線溝9の内面を覆うように窒化タンタル（TaN）等のバリアメタル10aを形成し、続いて、配線溝9を埋めるようにCu等の配線金属10bを堆積する。次に、化学機械的研磨（CMP:Chemical Mechanical Polishing）法を用いて、配線溝9内部のみにバリアメタル10a及び配線金属10bが残るように研磨を行い、絶縁膜6a、7a中の配線溝9にCuが埋め込まれた第1配線10を形成する（図2（a）乃至（d）参照）。

【0005】続いて、同様に第1配線10の上層に有機低誘電率膜6bとシリコン含有絶縁膜7bとを形成し、フォトリソグラフィ及びドライエッティング技術を用いてこれらの絶縁膜6b、7bを貫通するピアホール11を形成する。その後、ピアホール11にバリアメタル12a、接続金属12bを堆積した後、CMP法を用いて、ピアホール11内部にバリアメタル12a及び配線金属12bが埋め込まれた接続プラグ12を形成する（図3（e）乃至（h）参照）。

#### 【0006】

【発明が解決しようとする課題】上述した手法により多層配線構造を形成する場合、配線溝9やピアホール11のエッティング形状がマスク設計寸法より大きくなると配線同士が近接してしまい、特に、近年の0.18μm以下の設計ルールの半導体装置では、わずかな位置ずれがあれば上下層の配線の接続に不良が生じてしまう。従って、層間絶縁膜のエッティングは精度良く行う必要があるが、一般的に有機低誘電率膜は、酸素ガスを用いたRIE（Reactive Ion Etching）によってエッティングされており、酸素ガスを用いたエッティングでは下記の理由によりアスペクト比の大きい配線溝9やピアホール11を形成することは難しいという問題がある。

【0007】この問題について図面を参照して説明する。図4は従来の有機低誘電率膜のエッティング方法を模式的に示す工程断面図である。まず、シリコン基板1上又は所定の絶縁膜や配線層上に有機低誘電率膜2を塗布し、続いてシリコン酸化膜13をCVD（Chemical Vapor Deposition）法等により形成する。その後、シリコン酸化膜13上に公知のリソグラフィー技術を用いて所

定の開口部5を有するレジストパターン4を形成する（図4（a）乃至（c）参照）。

【0008】次に、レジストパターン4をエッティングマスクとして、CF<sub>4</sub>等のフッ素系ガスを用いてシリコン酸化膜13のエッティングを行った後（図4（d）参照）、今度はシリコン酸化膜13をエッティングマスクとして、酸素ガスを用いたドライエッティングにより有機低誘電率膜2のエッティングを行う。この場合、ドライエッティングの異方性を十分に確保するためには、酸素ガスの圧力を下げ、自己バイアス電圧（V<sub>dc</sub>）を高くする必要があるが、このような条件下では通常、エッティングに寄与するラジカル種の濃度が低下するために十分なエッティング速度が得られない。しかし一方、エッティング速度向上のためにラジカル濃度を高くすると異方性形状が得られず、図4（e）に示すように、ピアホールの内壁が弓なりに広がったボーリング形状となってしまう。ピアホールがボーリング形状となると、その後に金属膜を埋める際に、バリアメタルが形成されない部分が生じたり、ピアホール内に空洞が生じ、接続の信頼性が低下してしまう。

【0009】また、酸素ガスを用いると、酸素プラズマによるエッティングによって有機低誘電率膜2の表面にC—O結合が形成されて表面層の誘電率が上昇してしまい、低誘電率膜を用いる効果が低下するという問題も発生する。

【0010】このように、酸素ガスを用いたドライエッティングでは、ピアホールをマスク設計寸法通りに垂直にエッティングすることが困難であり、オーバーエッティングマージンが小さいことから近年の微細化が要求される半導体装置の製造に適用することが難しい。そこで、エッティングガスとして酸素ガスの代わりにN<sub>2</sub>／H<sub>2</sub>ガスを用いる方法が提案されている。この方法について図5を参照して説明する。

【0011】まず、シリコン基板1上又は所定の絶縁膜や配線層上に有機低誘電率膜2を塗布し、その上に、シリコン酸化膜13を形成する（図5（a）、（b）参照）。次に、シリコン酸化膜13の上に公知のリソグラフィー技術を用いて所定の開口部5を有するレジストパターン4をマスクとしてCF<sub>4</sub>等のフッ素系ガスを用いてシリコン酸化膜13のエッティングを行う（図5（d）参照）。続いて、図5（e）に示すように、エッティングされたシリコン酸化膜13をエッティングマスクとして、N<sub>2</sub>／H<sub>2</sub>ガスを用いて有機低誘電率膜2のエッティングを行う。

【0012】ここで、N<sub>2</sub>／H<sub>2</sub>ガスを用いて有機低誘電率膜2のエッティングを行った場合、有機低誘電率膜2のエッティング孔側壁にC—N結合を含む反応生成物が形成されるために、ピアホール側壁の過剰なエッティングを防止することができるため、エッティング断面はボーリング形状となりにくく、従ってオーバーエッティングのマージン

ンを大きくすることができる。

【0013】しかしながら、N<sub>2</sub>/H<sub>2</sub>ガスはエッティングレートが小さくエッティング時間が長くなってしまうために、生産性が悪化してしまうと共に、N<sub>2</sub>/H<sub>2</sub>ガスではエッティング時間が長いため、ハードマスクとして用いるシリコン酸化膜13をスパッタする時間が長くなるので、シリコン酸化膜13の開口断面が後退して開口径が広がる肩落ちという問題が発生してしまう。

【0014】本発明は、上記問題点に鑑みてなされたものであって、その主たる目的は、有機低誘電率膜に形成するピアホールの断面がボーリング形状になったり、有機低誘電率膜のエッティングマスクとして用いるシリコン含有絶縁膜が肩落ちすることがなく、有機低誘電率膜を精度よくエッティングすることができる半導体装置及びその製造方法を提供することにある。

【0015】

【問題を解決するための手段】上記目的を達成するため、本発明は、有機低誘電率膜からなる層間絶縁膜のエッティングをN<sub>2</sub>又はNH<sub>3</sub>を含むガスを用いて行うものである。

【0016】また、本発明は、有機低誘電率膜とその上層に形成するシリコン含有絶縁膜とで構成される層間絶縁膜上にレジストパターンを形成し、該レジストパターンをマスクとして前記シリコン含有絶縁膜をエッティングした後、前記シリコン含有絶縁膜をマスクとして前記有機低誘電率膜のエッティングを行う絶縁膜のエッティング方法であって、前記有機低誘電率膜のエッティングをN<sub>2</sub>又はNH<sub>3</sub>を含むガスを用いて行い、前記有機低誘電率膜のエッティングに際して前記レジストパターンを同時に除去するものである。

【0017】また、本発明は、半導体基板の上層に有機低誘電率膜を所定の膜厚で形成する工程と、前記有機低誘電率膜上にシリコン含有絶縁膜を堆積する工程と、前記シリコン含有絶縁膜上に所定の開口を有するレジストパターンを形成する工程と、前記レジストパターンをマスクとしてフッ素系のガスを用いたドライエッティングにより前記シリコン含有絶縁膜をエッティングする工程と、前記シリコン含有絶縁膜をマスクとして前記有機低誘電率膜をエッティングして所定の形状の貫通孔を形成する工程と、前記貫通孔内部にバリアメタルと金属膜とを埋設する工程と、を少なくとも有する多層配線構造の半導体装置の製造方法において、前記有機低誘電率膜のエッティングを、N<sub>2</sub>又はNH<sub>3</sub>を含むガスを用いて行い、前記有機低誘電率膜のエッティングに際して前記レジストパターンを同時に除去するものである。

【0018】本発明の半導体装置は、基板上層に所定の膜厚の有機低誘電率膜とN<sub>2</sub>系ガスに耐性のあるシリコン含有絶縁膜とで構成される層間絶縁膜を有し、該層間絶縁層に所定の形状の貫通を備え、前記貫通孔内部にバリアメタルと金属膜とが埋設された配線層を少なくと

も有する多層配線構造の半導体装置であって、前記有機低誘電率膜に設けられた貫通孔が、N<sub>2</sub>又はNH<sub>3</sub>を含むガスを用いたドライエッティングにより形成された所定の値以上のアスペクト比を有するものである。

【0019】本発明においては、前記NH<sub>3</sub>を含むガスが、NH<sub>3</sub>にN<sub>2</sub>、H<sub>2</sub>、O<sub>2</sub>の少なくともいずれかを混合したガスであり、前記シリコン含有絶縁膜がSiO<sub>2</sub>、SiN、SiC、SiOF、有機SOG、無機多孔質膜又は無機低誘電率膜のいずれかを含み、前記有機低誘電率膜が、シリコン非含有の有機膜、炭化水素系の有機低誘電率膜、芳香族系の有機低誘電率膜又はフッ素含有樹脂膜のいずれかを含むことが好ましい。

【0020】このように、本発明は、層間絶縁層を有機低誘電率膜とN<sub>2</sub>系ガスに耐性のあるシリコン含有絶縁膜の2層構造とし、レジストパターンをマスクとしてシリコン含有絶縁膜をエッティングした後、シリコン含有絶縁膜をマスクとしてN<sub>2</sub>又はNH<sub>3</sub>を含むガスを用いて有機低誘電率膜をエッティングすることによって、シリコン含有絶縁膜の肩落ちを防止してレジストパターン開口径通りの貫通孔を略垂直な断面形状で形成することができ、また、N<sub>2</sub>/H<sub>2</sub>ガスに比べてエッティングレートを大きくすることができるため、エッティング時間の短縮を図ることができる。

【0021】

【発明の実施の形態】本発明に係る有機低誘電率膜のエッティング方法は、その好ましい一実施の形態において、有機低誘電率膜(図1の2)とN<sub>2</sub>系ガスに耐性のあるシリコン含有絶縁膜(図1の3)とで構成される層間絶縁膜上に所定の開口径を有するレジストパターン(図3の1)を形成し、レジストパターンをマスクとしてシリコン含有絶縁膜をドライエッティングした後、シリコン含有絶縁膜をエッティングマスクとしてN<sub>2</sub>又はNH<sub>3</sub>を含むガスを用いたドライエッティングにより有機低誘電率膜のエッティングを行い、アスペクト比が大きく略垂直な断面形状の開口部(図1の5)、配線溝(図2の9)、ピアホール(図3の11)等を精度よく形成する。

【0022】

【実施例】上記した本発明の実施の形態についてさらに詳細に説明すべく、本発明の実施例について図面を参照して説明する。

【0023】【実施例1】まず、本発明の第1の実施例に係る有機低誘電率膜のエッティング方法について、図1を参照して説明する。図1は、第1の実施例に係る有機低誘電率膜のエッティング方法を模式的に示す工程断面図である。

【0024】図1に示すように、本実施例のエッティング方法は、有機低誘電率膜を精度よく略垂直にエッティングするための方法を提供するものである。図面に即して説明すると、まず、図1(a)に示すように、シリコン基板1やその上に形成した絶縁膜や配線層の上に、例え

ば、炭化水素系の有機絶縁材料、芳香族系の有機絶縁材料やフッ素含有樹脂等の有機低誘電率膜2をスピンドルコティングにより0.2~0.4μm程度の膜厚で塗布し、その上にハードマスクとなる一般的な無機膜、無機低誘電率膜、無機多孔質膜、有機SOG(Spin On Glass)膜等のシリコン含有絶縁膜3をCVD法等により0.1~0.2μm程度の膜厚で堆積する(図1(b)参照)。

【0025】ここで、炭化水素系の有機低誘電率膜2としては、旭化成社製のALCAP(商品名)、シュウマッハ社製のVELOX(商品名)、ダウケミカル社製のSILK(商品名)等があり、芳香族系の有機低誘電率膜2としては、ダウケミカル社製のSILK(商品名)、アライドシグナル社製のFLARE(商品名)等を用いることができる。また、無機膜としては、SiO<sub>2</sub>、SiN、SiC、SiOF等、無機低誘電率膜としては、HSQ(Hydrogen Silsesquioxane)等、無機多孔質膜としては、nanoglass(商品名)等、有機SOG膜としてはHOSP(商品名)等のMSQ等を用いることができる。なお、ハードマスクとして用いるシリコン含有絶縁膜3を有機低誘電率膜2のエッチング後も層間絶縁膜として残す場合には、誘電率の低い部材を用いることが好ましい。

【0026】次に、シリコン含有絶縁膜3上に公知のリソグラフィー技術を用いて所定の開口を有するレジストパターン4を形成し(図1(c)参照)、このレジストパターン4をマスクとして、例えば、C<sub>4</sub>F<sub>8</sub>/Ar/O<sub>2</sub>等のフッ素系のガスを用いたドライエッチングによりシリコン含有絶縁膜3のエッチングを行う(図1(d)参照)。続いて、図1(e)に示すように、パターン形成されたシリコン含有絶縁膜3をエッチングマスクとして、例えば、NH<sub>3</sub>ガスやNH<sub>3</sub>に他のガスを混合したガスを用いたドライエッチングにより有機低誘電率膜2のエッチングを行う。この際、シリコン含有絶縁膜3上に形成したレジストパターン4は、有機低誘電率膜2のエッチングと同時に除去されるため、レジストパターン4を事前に除去する必要はない。

【0027】なお、シリコン含有絶縁膜3のエッチングに用いるフッ素系のガスとしては、C<sub>4</sub>F<sub>8</sub>/Ar/O<sub>2</sub>の他に、CF<sub>4</sub>、CF<sub>4</sub>/Ar、C<sub>4</sub>F<sub>8</sub>/Ar等を用いることができ、有機低誘電率膜2のエッチング用いるガスとしては、NH<sub>3</sub>単体の他、NH<sub>3</sub>/N<sub>2</sub>、NH<sub>3</sub>/H<sub>2</sub>、NH<sub>3</sub>/N<sub>2</sub>/H<sub>2</sub>、NH<sub>3</sub>/O<sub>2</sub>等の混合ガスを用いることができる。

【0028】ここで、NH<sub>3</sub>を含有するガスを用いることにより、母ガスから解離生成するNHを増大させることができ、エッチングレートを大きくすることができる。従ってエッチング時間が短縮され、ハードマスクとなるシリコン含有絶縁膜3をスパッタする時間を短くすることができるため、シリコン含有絶縁膜3の肩落ちを

防止することができる。また、NH<sub>3</sub>は解離しやすく電子密度が増大するため、シリコン基板1に対する自己バイアス電圧を減少させることができ、ハードマスクのスパッタリング効率を更に低下させることができる。

【0029】また、NH<sub>3</sub>ガスにN<sub>2</sub>、H<sub>2</sub>、O<sub>2</sub>ガスのいずれか又はその組み合わせを混合することによって、エッチングレートを増大させたり、オーバーエッチングのマージンを拡大させたりすることができるが、その組み合わせ、混合比等はエッチングの被対象物との関係で最適な条件が決定される。

【0030】このように、層間絶縁層を有機低誘電率膜2とシリコン含有絶縁膜3、好ましくは無機低誘電率膜の2層構造とし、レジストパターン4を用いてシリコン含有絶縁膜3をエッチングした後、シリコン含有絶縁膜3をマスクとしてNH<sub>3</sub>を含むガスを用いて有機低誘電率膜2をエッチングすることによって、シリコン含有絶縁膜3の肩落ちを防止してレジストパターン4の開口径通りの開口部5を形成することができる、また、N<sub>2</sub>/H<sub>2</sub>ガスに比べてエッチングレートを大きくすることができるため、エッチング時間の短縮を図ることができる。

【0031】また、シリコン含有絶縁膜3のスパッタリング効率を低くすることができるため、シリコン含有絶縁膜3を薄くすることができ、層間絶縁膜全体の誘電率を低くすることができると共に、エッチング断面形状を略垂直にすることができるため、アスペクト比の大きい開口部5を形成することができる。例えば、シリコン含有絶縁膜3の膜厚を0.3μm以下、好ましくは0.1~0.2μm程度、有機低誘電率膜2の膜厚を0.1μm以上、好ましくは0.2~0.4μm程度、レジストパターン4の開口径を0.2μm程度とすると、アスペクト比が1.5以上の開口部5を形成することができる。

【0032】なお、本実施例では、シリコン基板1上に形成した有機低誘電率膜2とシリコン含有絶縁膜3をエッチングする場合について記載したが、本発明は上記実施例に限定されるものではなく、有機低誘電率膜2を用いて配線間の寄生容量の低減を図ることができる任意の場所に適用することができ、また、有機低誘電率膜2としてシリコンを含有しない他の有機膜等を用いることもできる。

【0033】【実施例2】次に、本発明の第2の実施例に係る半導体装置及びその製造方法について、図2及び図3を参照して説明する。図2及び図3は、第2の実施例に係る半導体装置の製造工程を模式的に示す工程断面図であり、作図の都合上分図したものである。なお、本実施例は、前記した第1の実施例の有機低誘電率膜のエッチング方法を多層配線構造の半導体装置に適用したものである。

【0034】図面を参照して、本実施例の半導体装置の50 製造方法について説明すると、まず、前記した第1の実

施例と同様に、シリコン基板1上又はその上に形成したシリコン酸化膜、シリコン窒化膜等の絶縁膜や所定の配線層上に、例えば、炭化水素系の有機絶縁材料、芳香族系の有機絶縁材料やフッ素含有樹脂等の有機低誘電率膜6aをスピンドルコートやCVD法により0.2~0.4μm程度の膜厚で形成し、続いて、HSQ等の無機低誘電率膜、SiN等の無機膜、無機多孔質膜又は有機SOG等のシリコン含有絶縁膜7aをCVD法あるいはスピンドルコート等を用いて0.1~0.2μm程度の膜厚で堆積する(図2(a)参照)。その後、公知のフォトリソグラフィ法を用いてシリコン含有絶縁膜7a上に所定の開口を有するレジストパターン8aを形成する。

【0035】続いて、図2(b)に示すように、レジストパターン8aをマスクとしてシリコン含有絶縁膜7aをドライエッティングする。シリコン含有絶縁膜7aとしてSiNを用いる場合、エッティング条件としては、例えば、エッティングガスとしてCF<sub>4</sub>、Ar/O<sub>2</sub>等を用い、流量CF<sub>4</sub>、Ar/O<sub>2</sub>=30/150/15sccm、圧力15mTorr(2.0pa)、バイアス400Wの条件で行う。

【0036】続いて、図2(c)に示すように、シリコン含有絶縁膜7aをマスクとして有機低誘電率膜6aをドライエッティングする。有機低誘電率膜6aとしてSiLKを用いる場合、エッティング条件としては、例えば、エッティングガスとしてNH<sub>3</sub>又はNH<sub>3</sub>、N<sub>2</sub>、H<sub>2</sub>、O<sub>2</sub>を混合したガスを用いてエッティングを行う。

【0037】ここで、NH<sub>3</sub>を含有するガスを用いることにより、前記した第1の実施例と同様に、エッティングに寄与するNH<sub>3</sub>を増大させることができ、また、シリコン基板1に対する自己バイアス電圧を減少させることができるために、ハードマスクとなるシリコン含有絶縁膜7aをスパッタする時間が短くなり、シリコン含有絶縁膜7aの肩落ちを防止することができる。

【0038】次に、図2(d)に示すように、配線溝9の内面を覆うようにTa、又はTaN等のバリアメタル10aとCu等の配線金属10bとを、例えばスパッタ法等を用いて堆積した後、電解メッキ法により配線金属10bを形成する。その後、水素ガス雰囲気中でアニール処理を行い、配線金属10bの埋め込み性を改善する。次に、CMP法を用いて、配線溝9内部のみにバリアメタル10a及び配線金属10bが残るように研磨を行い、図2(d)に示す第1配線10を形成する。

【0039】なお、本実施例の配線溝9の幅及び間隔は、それぞれ0.2μm、0.2μm程度と微細であるが、本実施例のエッティング方法によればマスク寸法通りにエッティングすることができるため、配線がショートしたり位置ずれが生じることはない。また、配線溝9の側壁は略垂直にエッティングされており、酸素ガスでエッティングした従来例のようにボーリング形状となることはないため、配線溝9に空洞が生じると言う問題を回避する

ことができる。

【0040】次に、第1配線10上に所定の配線プラグ12を形成するが、その手順は図2(a)乃至(d)と同様であり、形成する膜の種類、膜厚、エッティング条件等が異なる。まず、第1配線10及びシリコン含有絶縁膜7a上に、炭化水素系、芳香族系やフッ素含有樹脂等の有機低誘電率膜6bをスピンドルコート又はCVD法により0.2~0.4μm程度の膜厚で形成し、続いて、無機低誘電率膜、SiO<sub>2</sub>等の無機膜、無機多孔質膜、有機SOG膜等のシリコン含有絶縁膜7bをCVD法又はスピンドルコート等により0.1~0.2μm程度の膜厚で堆積する。その後、公知のフォトリソグラフィ法を用いて接続プラグ孔12を形成する部分に開口を有するレジストパターン8bを形成する。

【0041】続いて、レジストパターン8bをマスクとしてシリコン含有絶縁膜7bをフッ素系ガスを用いてドライエッティングし、続いて、シリコン含有絶縁膜7bをマスクとして有機低誘電率膜6bをNH<sub>3</sub>又はNH<sub>3</sub>、N<sub>2</sub>、H<sub>2</sub>、O<sub>2</sub>を混合したガスを用いてドライエッティングする(図3(f)、(g)参照)。エッティング条件としては、シリコン含有絶縁膜7bとしてSiO<sub>2</sub>を用いる場合は、例えば、エッティングガスとしてCF<sub>4</sub>、Ar/O<sub>2</sub>等を用い、流量CF<sub>4</sub>、Ar/O<sub>2</sub>=30/150/15sccm、圧力15mTorr(2.0pa)、バイアス400Wの条件で行い、有機低誘電率膜6bとしてSiLKを用いる場合は、例えば、NH<sub>3</sub>ガスを用い、流量600sccm、圧力300mTorr(40pa)、バイアス1200Wの条件で行うことが好ましい。

【0042】ここで、有機低誘電率膜6bの膜厚は図示していない他の領域の凹凸を平坦化するために有機低誘電率膜6aに比べて厚くなり、それに伴いピアホール11のアスペクト比も大きくなるが、本実施例の方法では有機低誘電率膜6aの膜厚が厚い場合であっても、NH<sub>3</sub>又はNH<sub>3</sub>を含有するガスを用いることにより、略垂直にピアホール11を形成することができるため、設計の余裕度を大きくすることができる。

【0043】その後、図3(h)に示すように、ピアホール11の内面を覆うようにバリアメタル12aとCu等の接続金属12bとを、例えばスパッタ法等を用いて堆積した後、CMP法を用いて、ピアホール11内部のみにバリアメタル12a及び接続金属12bが残るように研磨を行い、所定の第1配線10と接続される接続プラグ12が形成され、同様の方法で配線層を積層することで多層配線構造の半導体装置が製造される。

【0044】このように、多層配線構造の半導体装置の製造にあたって、前記した第1の実施例と同様に、低誘電率絶縁層を有機低誘電率膜6a、6bとシリコン含有絶縁膜7a、7bの2層構造とし、レジストパターン8a、8bをマスクとしてフッ素系ガスを用いてシリコン

含有絶縁膜7a、7bをエッチングした後、シリコン含有絶縁膜7a、7bをマスクとしてNH<sub>3</sub>又はNH<sub>2</sub>を含むガスを用いて有機低誘電率膜6a、6bをエッチングすることによって、シリコン含有絶縁膜7a、7bのスパッタによる肩落ちを防止してレジストパターン8a、8bの開口径通りの配線溝9及びピアホール11を形成することができ、また、N<sub>2</sub>／H<sub>2</sub>ガスに比べてエッチングレートを大きくすることができるため、エッチング時間の短縮を図ることができる。

【0045】なお、有機低誘電率膜2のエッチングガスとして、NH<sub>3</sub>単体のほかに、NH<sub>3</sub>／N<sub>2</sub>、NH<sub>3</sub>／H<sub>2</sub>、NH<sub>3</sub>／O<sub>2</sub>やこれらを組み合わせたガスを用いることができ、また、シリコン含有絶縁膜として、SiO<sub>2</sub>、SiN、SiC、SiOF等の無機膜、HSQ等の無機低誘電率膜、MSQ等の有機SOG膜を、有機低誘電率膜としてSiを含有しない他の有機膜等を用いることもできるのは前記した第1の実施例と同様である。

【0046】

【発明の効果】以上説明したように、本発明の半導体装置及びその製造方法によれば、下記記載の効果を奏する。

【0047】本発明の第1の効果は、炭化水素系、芳香族系やフッ素含有樹脂等の有機低誘電率膜をマスク設計寸法通りに精度よくエッチングすることができるということである。その理由は、有機低誘電率膜上にシリコン含有絶縁膜を形成し、レジストパターンをマスクとしてシリコン含有絶縁膜をエッチングした後、シリコン含有絶縁膜をマスクとしてNH<sub>3</sub>又はNH<sub>2</sub>を含むガスを用いて有機低誘電率膜をエッチングすることによって、シリコン含有絶縁膜のスパッタによる肩落ちを防止し、断面が略垂直となるようにエッチングすることができるからである。

【0048】また、本発明の第2の効果は、N<sub>2</sub>／H<sub>2</sub>ガスに比べてエッチング時間を短縮させることができ、ス

ループットを向上させることができるということである。その理由は、NH<sub>3</sub>又はNH<sub>2</sub>を含有するガスを用いることにより、母ガスから解離生成するNHを増大させることができ、エッチングレートを大きくすることができるからである。

【図面の簡単な説明】

【図1】本発明の第1の実施例に係る有機低誘電率膜のエッチング方法を模式的に示す断面図である。

【図2】本発明の第2の実施例に係る多層配線構造の半導体装置の製造方法を模式的に示す工程断面図である。

【図3】本発明の第2の実施例に係る多層配線構造の半導体装置の製造方法を模式的に示す工程断面図である。

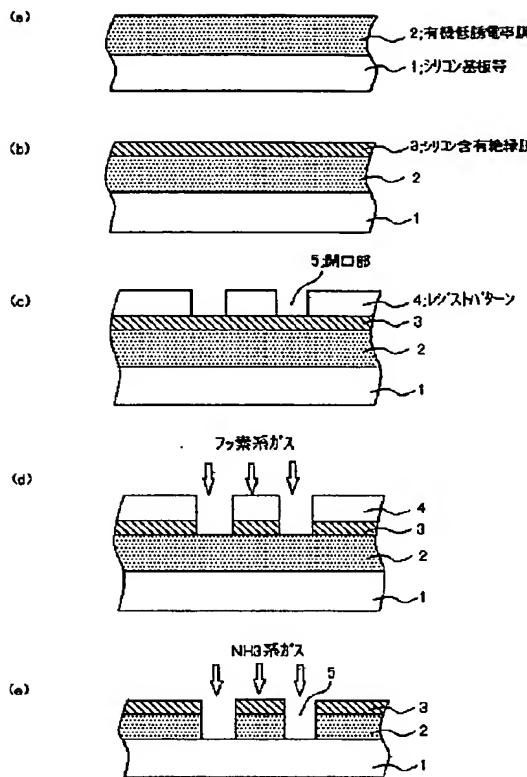
【図4】従来の有機低誘電率膜のエッチング方法を模式的に示す断面図である。

【図5】従来の有機低誘電率膜のエッチング方法を模式的に示す断面図である。

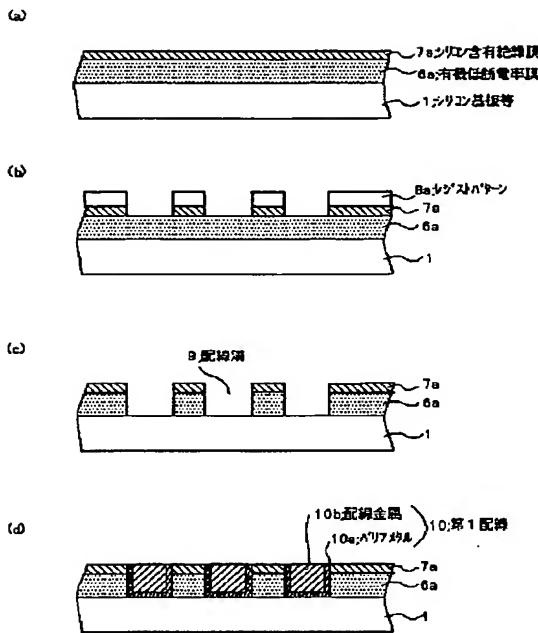
【符号の説明】

- 1 シリコン基板等
- 2 有機低誘電率膜
- 20 3 シリコン含有絶縁膜
- 4 レジストパターン
- 5 開口部
- 6a、6b 有機低誘電率膜
- 7a、7b シリコン含有絶縁膜
- 8a、8b レジストパターン
- 9 配線溝
- 10 第1配線
- 10a バリアメタル
- 10b 配線金属
- 30 11 ピアホール
- 12 接続プラグ
- 12a バリアメタル
- 12b 接続金属
- 13 シリコン酸化膜

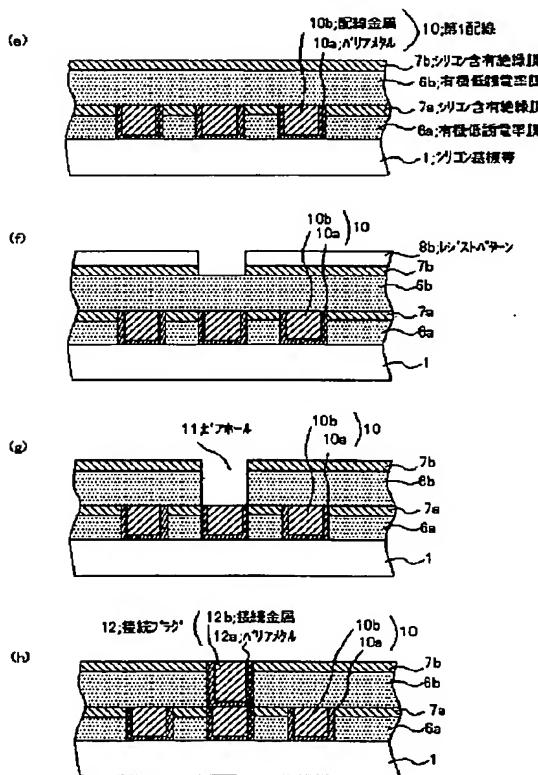
【図1】



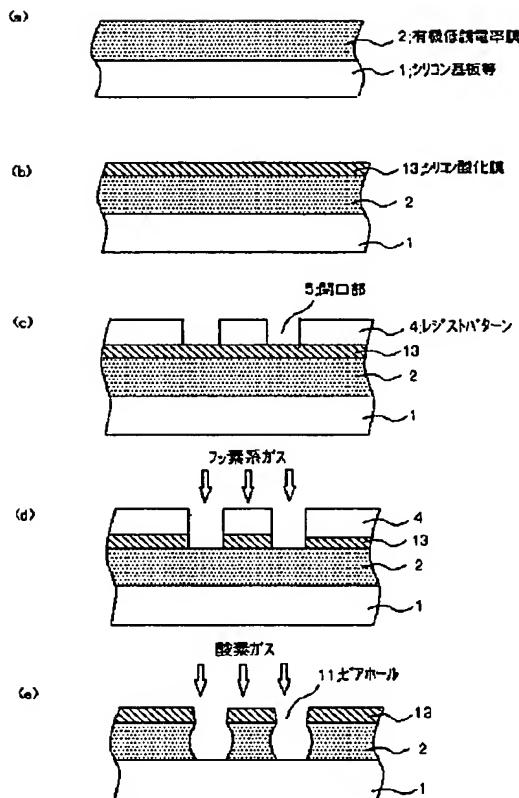
【図2】



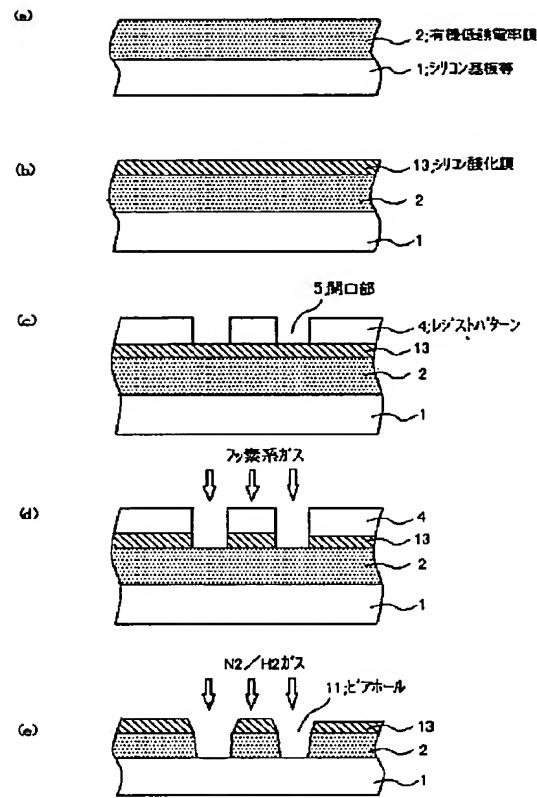
【図3】



【図4】



【図5】



フロントページの続き

F ターム(参考) 4M104 BB17 BB32 CC01 DD08 DD16  
 DD17 DD19 DD20 DD37 DD52  
 DD64 DD75 FF16 FF22  
 5F004 AA05 DA00 DA01 DA23 DA24  
 DA25 DA26 DB00 DB03 DB23  
 EB01 EB03  
 5F033 HH11 HH21 HH32 JJ01 KK11  
 KK21 KK32 PP15 PP27 QQ11  
 QQ15 QQ37 QQ48 RR04 RR06  
 RR11 RR24 RR25 SS11 SS21  
 TT03 TT04 WW01 WW02 WW09